

Best Available Copy

(54) SEMICONDUCTOR DEVICE

(11) 62-1249 (A) (43) 7.1.1987 (19) JP

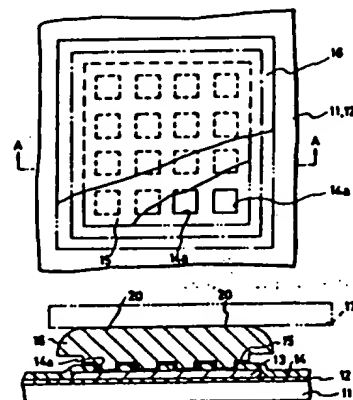
(21) Appl. No. 60-139566 (22) 26.6.1985

(71) NEC CORP (72) YOSHIYUKI HIRANO

(51) Int. Cl. H01L21/92

PURPOSE: To prevent the generation of cracks by constituting openings, which are formed to a protective insulating film and from which an aluminum pad as a foundation is exposed, of a plurality of small openings arranged in a plane and shaping a projecting electrode onto the protective insulating film through the openings.

CONSTITUTION: An aluminum pad 13 is each exposed in several opening 14a, a barrier metal layer 15 having multilayer structure is formed onto a protective insulating film 14 containing these openings 14a, and a projecting electrode 16 thickly coated with a gold material is shaped onto the layer 15. The projecting electrode 16 is shaped through plating extending over a region containing a plurality of the openings 14a, but the upper surface of plating is formed flatly as a whole though extremely small recessed sections 20 corresponding to the openings 14a are shaped to the upper surface of plating because the openings 14a are small to the thickness of plating, and the upper surface of the projecting electrode 16 is also flattened. Accordingly, even when an inner lead 17 is connected through a thermocompression bonding method, the inner lead 17 is brought into contact uniformly with the projecting electrode 16, thus preventing the deviation or concentration of thermal stress, then obviating the cracks of an insulating film 12 as a foundation and a semiconductor substrate 11.



THIS PAGE BLANK (USPTO)

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A)

昭62-1249

⑫ Int.Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和62年(1987)1月7日

H 01 L 21/92

6708-5F

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 半導体装置

⑮ 特 願 昭60-139566

⑯ 出 願 昭60(1985)6月26日

⑰ 発 明 者 平 野 芳 行 東京都港区芝5丁目33番1号 日本電気株式会社内
 ⑱ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号
 ⑲ 代 理 人 弁理士 内 原 晋

明 細 書

発明の名称

半導体装置

特許請求の範囲

1. 半導体基板上に形成した金属パッドを覆うように保護絶縁膜を被着し、この保護絶縁膜に設けた開口を通して前記金属パッドを露呈させ、この金属パッドを含む領域上にバリアメタル層および突起電極を形成した半導体装置において、前記保護絶縁膜に形成する開口は突起電極の厚さに比較して小さくするとともに、突起電極の形成領域に亘って複数個を平面配置したことを特徴とする半導体装置。

発明の詳細な説明

(産業上の利用分野)

本発明は半導体装置に関し、特に半導体チップの外部接続用電極に突起型電極構造を用いる半導体装置に関する。

(従来技術)

従来、バンプと称される突起型電極を有する半

導体装置は、半導体チップ上の配線層のアルミニウムパッド上に金等の金属材料で突起電極を形成した構成となっており、この突起電極とアルミニウムパッドとの接着性を高める一方で相互間での拡散を防ぐために両者間に接着層やバリア層を介挿している。例えば、第3図および第4図はその一例であり、半導体基板1主面の絶縁膜2上にアルミニウムパッド3を形成し、その上に保護絶縁膜4を被着してその一部を開口し、かつ露呈されたアルミニウムパッド3上に接着層およびバリア層としてのTi-PtやCr-Cu等の多層構造のバリアメタル層5を形成し、その上に厚膜の金属材料からなる突起電極6を形成している。

そして、通常では保護絶縁膜4はアルミニウムパッド3の周囲をオーバーラップするような形にしておき、これは保護絶縁膜4を開口する際のエッチングにおいてアルミニウムパッド3がストップとして作用することを利用するためである。また、突起電極6は保護絶縁膜4の周囲をオーバーラップする構成としているが、これは下地のバリアメタ

ル層5のエッチング時にマスクとしての突起電極6の周囲からエッチング液がアルミニウムパッド3にまで侵入してアルミニウムパッド3を損傷することを防止するためである。

(発明が解決しようとする問題点)

上述した従来の突起電極構造では、保護絶縁膜4および突起電極6が夫々周囲部分においてオーバーラップしているため、保護絶縁膜4の開口4a周辺では段差が生じることになり、この段差がメッキ法等により形成した突起電極6の上面に現れて中央部に対して周辺部6aが高い形状となる。このため、突起電極6に対してインナリード(銅にメッキしたリード或いは金リード)7を熱圧着法によって接続すると、突起電極6の周辺部6aが中央部よりも突出していることから、周辺部6aにおける熱応力が他の部分よりも特に強くなり、この応力がそのまま直下の保護絶縁膜4等に加えられ、保護絶縁膜4、アルミニウムパッド3下の絶縁膜2更に半導体基板1にクラックを発生させる。この突起電極6下でのクラックは突起電

極6ごとリード7が割られる現象を引き起こすため、引っ張り強度は殆どなく、信頼性の評価以前に半導体装置の不良となる問題を生じている。

(問題点を解決するための手段)

本発明の半導体装置は、突起電極上面を平坦化して突起電極下でのクラックの発生を防止し、突起電極はもとより半導体装置としての信頼性の向上を図るもので、保護絶縁膜に形成して下地のアルミニウムパッドを露呈させる開口を平面配置した複数個の小さな開口によって構成し、かつ保護絶縁膜上にこの開口を通して突起電極を形成するように構成している。

(実施例)

次に、本発明を図面を参照して説明する。

第1図および第2図は本発明の一実施例を示しており、第1図は突起電極16の平面図、第2図はそのAA線断面図である。シリコン等の半導体基板11の主面に絶縁膜12を形成し、その上にアルミニウムパッド13を所定のパターンで形成し、更にこのこのアルミニウムパッド13の上に

はこれを覆うように保護絶縁膜14を被着している。この保護絶縁膜14には、突起電極の形成箇所に複数個の小さい開口14aを平面配置し、各開口14aにおいて夫々前記アルミニウムパッド13を露呈させている。そして、これらの開口14aを含む保護絶縁膜14上にはTi-PtやCr-Cu等の多層構造のバリアメタル層15を形成し、その上に金材を厚く被着した突起電極16を形成している。

なお、この突起電極16の形成に際しては、バリアメタル15層を全面に被着した後これをメッキ用電極としてその上に金を厚くメッキし、この金を図外のフォトリソグラフ技術を利用したフォトリソグラフィ技術によってパターンにする方法を用いる点はこれまでと同じである。また、この突起電極16をマスクとしてバリアメタル層15をエッチングすることも同じである。更に、前記開口14aもフォトリソグラフィ技術によって形成しているが、各開口14aの大きさ(面積)は突起電極16の厚さに比較して小さくすることが肝要で

あり、また開口周縁がなるべくテーパ状となるように形成することが好ましい。

以上の構成によれば、突起電極16は複数個の開口14aを含む領域に亘ってメッキ形成されるが、開口14aがメッキ厚さに対して小さいために、メッキ上面には開口14aに対応する極小さな凹部20が生ずるものの全体としては平坦に形成され、したがって完成された突起電極16の上面も平坦化される。これにより、インナリード17を熱圧着法で接続する場合にも、インナリード17が突起電極16に均一に接触されることになり、熱応力の偏り乃至集中を防止して下地の絶縁膜12や半導体基板11のクラックを未然に防止し、突起電極16の強度を向上して半導体装置の信頼性の向上を達成することができる。

ここで、開口14aの数や平面形状は実施例のものに限定されるものではなく、種々の変更が可能である。

(発明の効果)

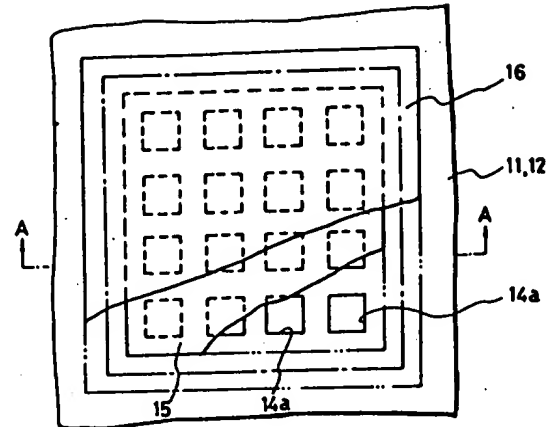
以上説明したように本発明は、アルミニウムパ

ッド上に設けた保護絶縁膜に形成する開口を、平面配置した複数個の小さな開口によって構成し、これらの開口を含む領域上に突起電極を形成しているため、メッキ形成する突起電極の上面の平坦化を図ることができ、インナリードとの接続時における熱応力の均一化を図って突起電極下でのクラックの発生を防止し、突起電極強度を向上して半導体装置の信頼性を向上することができる効果がある。

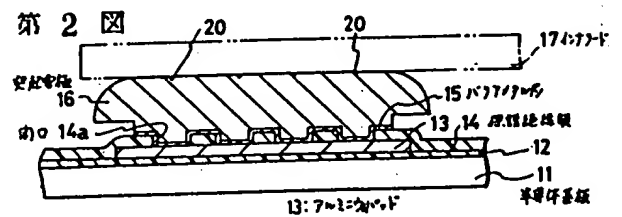
図面の簡単な説明

第1図は本発明の一実施例の平面図、第2図は第1図のAA線に沿う断面図、第3図は従来構造の平面図、第4図は第3図のBB線断面である。
1. 11…半導体基板、2. 12…絶縁膜、3. 13…アルミニウムパッド、4. 14…保護絶縁膜、4a. 14a…開口、5. 15…バリアメタル層、6. 16…突起電極、7. 17…インナリード、20…凹部。

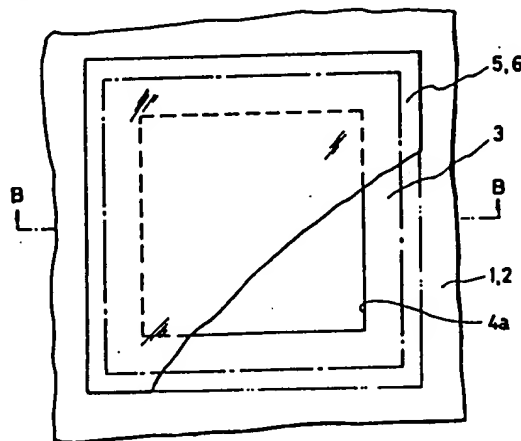
第1図



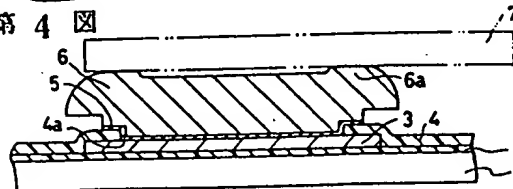
第2図



第3図



第4図



代理人 弁理士

内原 晋



THIS PAGE BLANK (USPTO)